

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **59096789 A**

(43) Date of publication of application: **04 . 06 . 84**

(51) Int. Cl

H01S 3/18

(21) Application number: **57206739**

(71) Applicant: **NEC CORP**

(22) Date of filing: **25 . 11 . 82**

(72) Inventor: **YAMASHITA SOICHIRO**

(54) **PHOTOSEMICONDUCTOR DEVICE**

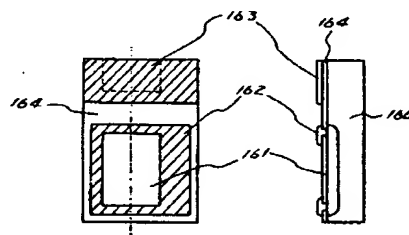
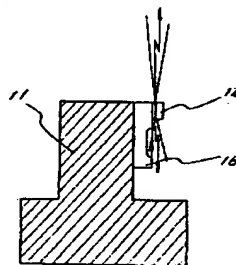
film.

(57) Abstract:

COPYRIGHT: (C)1984,JPO&Japio

PURPOSE: To enable to supply the titled device of high quality and less dispersion in stability and at a low cost by making built-in a photo receiving diode element at one end of a single semiconductor material substrate and mounting a laser diode element as the opposite side end.

CONSTITUTION: A heat sink pellet 16 (PIN heat sink pellet) with the PIN diode element built-in composes a PIN diode element on a nearly flat plane with Si as a base material. A junction having PIN diode function exists under a photo receiving window 161 which is a photo receiving window for receiving a laser beam and coated with an Si nitride film, etc. by non-reflection, and is connected to an electrode metallic film 162. On the other hand, a metallic film 163 for die-bonding a laser diode pellet 12 is formed on the half surface of the PIN heat sink pellet 16 whereon the PIN diode element is not formed, and is insulated from a PIN diode element electrode 162. Besides, the metallic film 163 is formed in the state of insulation from the Si substrate by means of an insulation film 164 such as an Si oxide



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59-96789

⑪ Int. Cl.³
H 01 S 3/18

識別記号

庁内整理番号
7377-5F

⑬ 公開 昭和59年(1984)6月4日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 光半導体装置

東京都港区芝五丁目33番1号日

本電気株式会社内

⑮ 特 願 昭57-206739

⑯ 出 願 人 日本電気株式会社

⑰ 出 願 昭57(1982)11月25日

東京都港区芝5丁目33番1号

⑱ 発 明 者 山下總一郎

⑲ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

光半導体装置

2. 特許請求の範囲

単一半導体材料基板よりなり、その一端に受光ダイオード素子を内圧し、かつ該受光ダイオード素子の電気特性を外部に導出するための第1の電極金属膜パターンと絶縁された状態で、前記基板の反対側端にレーザダイオード素子をマウントするための第2の金属膜パターンを配置し、かつ前記半導体基板と前記第2金属膜パターンとの間に絶縁膜を配置して前記金属膜パターンを半導体基板とも絶縁した状態の、熱放散部材を基盤上に配置し、前記熱放散部材の前記第2の金属膜パターン上に化合物半導体材料よりなるレーザダイオード素子をマウントし、前記基盤を前記受光ダイオード素子の一方の電極とし、前記第1の電極金属膜パターンを前記受光ダイオード素子の他方の電

極とし、前記第2の金属膜パターンをレーザダイオード素子の一方の電極とし、前記第2の金属膜パターンと接しない前記レーザダイオード素子のメタライズ面をレーザダイオード素子の他方の電極とし、各電極が互に絶縁された状態で外部導出されていることを特徴とする光半導体装置。

3. 発明の詳細な説明

本発明は半導体装置の構造に関し、特に半導体レーザダイオード素子及び受光ダイオード素子よりなる半導体装置の構造に関する。

この種の半導体装置としてはアルミニウムガリウム砒素 (AlGaAs) レーザダイオードベレットとシリコン (Si) PINダイオードベレットを同一容器に組み込み、レーザ素子の発光出力をPINダイオード素子にてモニタする半導体装置が挙げられる。

第1図は従来の構造の上記種類の半導体装置の代表的な例である。第1図(a)はレーザダイオードベレット2及びPINダイオードベレット3が同

一システム1に組み込まれキャップにて封止された状態を示す全体の断面を示したもので各ペレットは各リード端子と熱るべく電気接続されている。第1図(b)は本発明と密接に関係する主要部分を抽出した概念図(断面図)である。レーザダイオードペレット2は材質的に熱伝導があまりよくなく動作時には発光部が高温度になり素子寿命を劣化させる事等のため発光部側をマウント(ダイボンド)するいわゆるアップサイドダウン(up side down)構造がとられるのが普通であり、レーザダイオードペレット2とシステム1との間には熱伝導がよくかつ、電気的に導通のあるヒートシンク4が用いられている。ヒートシンク4はメタライズされたダイヤモンドやシリコン等で構成されている。一方PINダイオードペレット3は第1図(b)の如く絶縁材5を介してレーザダイオードペレット2とはほぼ垂直になる様にマウントされ、レーザダイオードペレット2の発光ビームを検知モニタできる様にされている。ここで絶縁材5は、光通信等で実用上レーザダイオードの光出力を帰還制御す

るためにモニタ用PINダイオードとの電気接続を分離する必要上導入されるものでアルミナ(Al_2O_3) おペリリア(BeO)等のセラミック片が、上下各面メタライズされかつ絶縁された状態で通常用いられる。

この様な構造の半導体装置の組立に際しては、例えばメタライズしたセラミック絶縁材5をロー接等によってシステム1に一体物として組み込んだシステムを用意し、一方予めレーザダイオードペレット2をヒートシンク4にダイボンドしておき、PINダイオードペレット3を予め用意した一体化されたシステム1の絶縁材5上にマウントした後、レーザダイオードペレット搭載側のヒートシンクを同システム1にマウントしなければならない。また、しかる後に各リード端子と各ペレットの電気接続するための金属ワイヤボンディングを実施しなければならない。

上記例ではレーザダイオードペレット2は基材がGaAsであり、PINダイオードペレット3のそれはSiであるためヒートシンク4にレーザダ

イオードペレット2をダイボンドする時のソルダよりヒートシンク4をシステム1にマウントする時のソルダは低温用のものでなくてはならないし、PINダイオードペレット3をシステム1の絶縁材5上にマウントする時のソルダはヒートシンク4をシステム1にマウントする時のソルダより高温用のものでなくてはならない。一方レーザダイオードペレットのマウント方向とPINダイオードペレットのマウント方向はほぼ垂直に配列されているため、システム1を通常約90°回転してマウントするのが普通であり、マウント作業は1回ではできない。更にかかる光半導体装置ではレーザビームの位置が極めて重要であるため各ペレットのマウント位置出しは十分に厳密に行われねばならない。電気接続をとるための端子とのリードボンディングに際しても(ほぼ直交したレーザダイオードペレット及びPINダイオードペレットの両方向に行うため)十分な製品信頼度を持って立体的ボンディングを行う事は技術的に極めて難しく通常は2回に分けて約90°回転してリードボンダ

る方法がとられる。従ってかかる構造の半導体装置の組立作業は複雑であり作業標準化や自動化を行いにくい。従って製品コストは高価なものになると同時に製品の品質バラツキを避け得ない欠点をもっている。

本発明は上記に鑑みなされたものであり、前記構造例と同機能を有し、かつ安定した品質バラツキのない光半導体装置を安価に供給する新規な構造を提供する事を目的とするものである。

第2図は前記半導体装置の説明の第1図(b)に相当する本発明の半導体装置の主要部分の概念図(断面図)である。第3図はPINダイオード素子を内在したヒートシンク用ペレット16(以後PINヒートシンクペレットと呼ぶ)の概念図である。PINヒートシンクペレットはSiを基材としほぼ半面にPINダイオード素子を構成する。このPINダイオード素子の設計諸元は通常のPINダイオードペレットの設計と同様に行えばよく、詳細な接合構造はここでは割合するが第3図に於いて161はレーザビームを受光するため

の受光窓でありシリコン酸化膜(Si_3N_4 膜)等で無反射コートされている受光窓161下にはPINダイオード機能を有する接合が存在し電極金属膜162と接続されている。一方PINヒートシンクベレット16のPINダイオード素子が形成されていない半面にはレーザダイオードベレット12をダイボンドするための金属膜163が形成されておりPINダイオード素子電極162とは絶縁されている。又金属膜163は Si 基板とシリコン酸化膜(SiO_2)等の絶縁膜164により絶縁された状態で形成されている。

PINダイオード電極金属膜162とレーザベレットボンディングパッド金属膜163は例えばチタン(Ti)—白金(Pt)—金(Au)のスパッタリング法等により同時に形成する事ができイオンシリング法等を用い簡単にパターンナイズして得られる。このPINヒートシンクベレット16のレーザボンディングパッド163上に予め例えば金錫(AuSn)合金等でレーザダイオードベレット12をアブサイドダウンで(発光部側を下にし

て)ダイボンドしておき、このレーザベレット搭載済PINヒートシンクベレットをシステム11に第2図の如くマウントする。PINヒートシンク16とシステム11のマウントは、例えば錫鉛(SnPb)半田を用いればレーザダイオードベレット12及びPINヒートシンク16間のダイボンドを何ら損うことなく、1回で完了する。更に各リード端子と各ベレット(即ちレーザダイオードベレット上面電極金属膜及びPINヒートシンクベレット電極金属膜162)とのリード(ワイヤ)ボンディングも 90° 回転する事等なく1回で容易に行うことができる。

一方、レーザダイオードベレットは例えば GaAs 基板上に4~5層のダブルヘテロエピタキシャル層が形成されており、いわゆるレーザ発光する活性層を覆っていわゆるクラッド層、キャップ層等の AlGaAs 層が存在し、更に表面には電気接続用の金属膜が(場合によってはアブサイドダウンボンドするため数ミクロン(μm)存在するため、第2図の如く組立てられたレーザダイオードの発光

ビームはPINヒートシンクベレット受光窓161より数ミクロン(μm)上の位置から放射される。ここでレーザ発光ビームは、設計上のパラメータによっては多少異なるが、いわゆる発光ビームは、設計上のパラメータによっては多少異なるが、いわゆる放射角を持っており半値全角にて $20^\circ \sim 50^\circ$ 程度の広がりが生ずる。従ってレーザダイオードベレットより後方放射されたレーザ発光ビームはPINヒートシンクベレットのPINダイオード素子部で十分検知可能でありレーザ発光ビームの強度に比例したPINダイオード電流を得る事が出来モニタ機能は十分はたす事ができる。

更に本発明によれば発生/モニタ受光素子間位置制御は従来構造に比べ必然的にタイトになり性能バラツキは小さく抑える事ができる。又、前述の如く本発明によればシステムへのマウント及びボンディングの作業は基本的に一方で行うことができ作業が簡略化でき容易となるため作業の標準化、自動化も可能となる。接続のキャップ剥止等の工程は従来と全く同様に行えばよい。尚本発明

を実施した場合の各リード端子の電気接続は従来構造のそれと若干異なる(即ち、従来構造ではシステム1自体がレーザダイオードの一電極を兼ねるが、本発明ではシステム1自体はPINダイオードの一電極を兼ねる事になる)が実用上何の支障もない。又レーザダイオードベレット12の放熱はPINヒートシンクベレットの金属膜163より SiO_2 等の絶縁膜164を介してかつ Si 基板160を経て金属システム11に放出されるが、絶縁膜164は高々 1μ 程度とすればよく、更に熱伝導のよい金属膜163により広面に拡げられて放熱されるため、シリコンヒートシンクの放熱特性を損うことは殆んどなく実用上問題はない。又本発明でのPINヒートシンクベレットは厚さは 200μ 程度(細くはPINダイオード素子設計に依存)であるため、PINヒートシンクベレット内に形成されているPINダイオード素子の接合部とレーザダイオードボンディングパッド163との間隔をほぼ厚さと同程度以上に適切に設計してやればレーザ発光時の発熱によるPIN

イオード素子性能への影響は無視でき、実用上の問題は全くない。更に以上の説明では省略したが、レーザダイオードペレットの後方放射レーザビームがステム面や、従来構造に於けるPINダイオードペレット面で反射を受け干渉を生ずる事があるが、この干渉作用が問題となる場合には、従来構造ではPINダイオードペレット3をレーザダイオードペレット2となる角度を垂直ではなく斜めにマウントする必要がありステムの加工又はペレットの加工が複雑となるが、本発明では後方放射レーザビームの照射されるステム11の部位に例えばV字状の溝を形成する等を予め行っておけば簡単に回避可能である。

従って本発明を実施する事によってレーザダイオード素子及び受光ダイオード素子よりなる従来の構造と同じ機能、性能を有し、かつ高品質でバラツキの少ない光半導体装置を安定し安価に供給する事ができる。

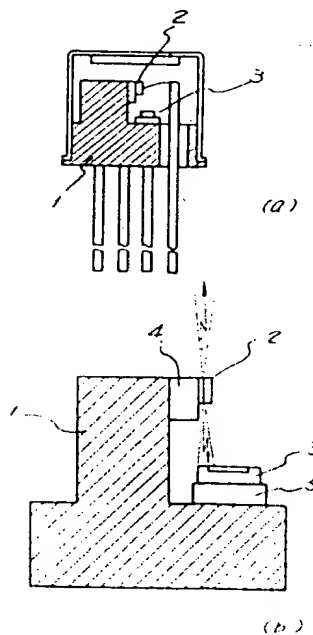
光面 (Si_3N_4 膜無反射コート)、162……PINダイオード素子電極金属膜 (Ti-Pt-Au 等)、163……レーザダイオードペレットダイボンド用パッド金属膜 (Ti-Pt-Au 等)、164…… SiO_2 膜等の絶縁膜

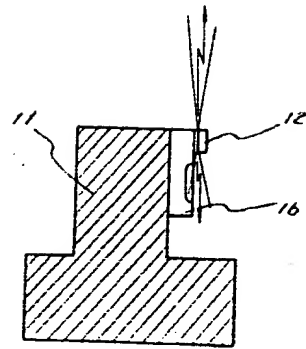
代理人 井理士 内 原 晋

4. 図面の簡単な説明

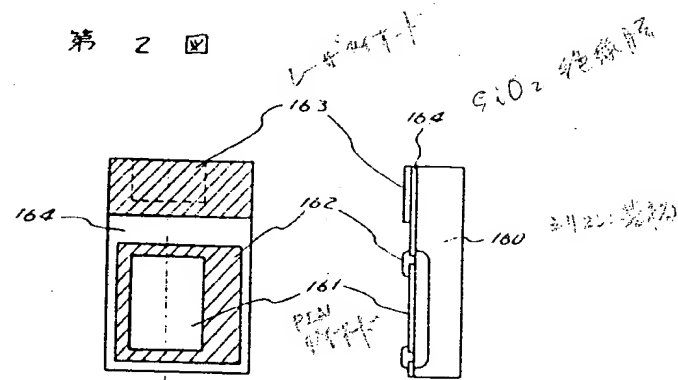
第1図は従来の半導体レーザダイオード素子及びモニター用受光ダイオード素子よりなる光半導体装置を示し、同図(a)はレーザダイオードペレット及びPINダイオードペレットが組入れキャップにて封止された状態を示す装置全体の断面図で、同図(b)は第1図(a)の主要部分を抽出した概念図(断面図)。第2図は本発明の半導体レーザダイオード素子及びモニター用受光ダイオード素子よりなる光半導体装置の主要部分を抽出した概念図(第1図(b)に相当する断面図)。第3図は本発明に使用されるPINダイオード素子を内在したヒートシンク用ペレットの概念図。

1、11……ステム、2、12……レーザダイオードペレット、3……PINダイオードペレット、4……ヒートシンク(メタライズ済)、5……セラミック絶縁材、16……PINダイオード素子を内在したシリコンヒートシンクペレット、(PINヒートシンクペレット)、160……シリコン基板、161……PINダイオード素子受





第 2 図



第 3 図